

DERWENT-ACC-NO: 1997-304280

DERWENT-WEEK: 199730

COPYRIGHT 1999 DERWENT INFORMATION LTD

TITLE: Connection structure of flip-chip -
has dummy bump which does not have electric connection
between flip-chip and circuit substrate provided at four
corners of flip-chip

PATENT-ASSIGNEE: OKI ELECTRIC IND CO LTD[OKID]

PRIORITY-DATA: 1995JP-0266662 (October 16, 1995)

PATENT-FAMILY:

PUB-NO	PAGES	PUB-DATE	MAIN-IPC
JP 09115910 A		May 2, 1997	
005	H01L 021/321		N/A

APPLICATION-DATA:

PUB-NO	APPL-DESCRIPTOR	APPL-NO
JP 09115910A	N/A	
1995JP-0266662	October 16, 1995	

INT-CL (IPC): H01L021/321, H01R033/76 , H05K001/18

ABSTRACTED-PUB-NO: JP 09115910A

BASIC-ABSTRACT:

The structure consists of a bump electrode (17) such that the distance from the centre of a semiconductor chip to the position of the bump electrode depends upon the chip size. A bump (11) is then formed on the bump electrode. Space (10) between a flip-chip (21) and circuit substrate (4) is regulated.

A dummy bump (9) which does not have an electric connection

between the
flip-chip and the circuit substrate provided at a minimum
of three peripheral
part at equivalent positions of the flip-chip.

ADVANTAGE - Enables to prevent inclination of chip in
flip-chip connection.

CHOSEN-DRAWING: Dwg.1/7

TITLE-TERMS: CONNECT STRUCTURE FLIP CHIP DUMMY BUMP
ELECTRIC CONNECT FLIP CHIP
CIRCUIT SUBSTRATE FOUR CORNER FLIP CHIP

DERWENT-CLASS: U11 V04

EPI-CODES: U11-D01A3; U11-D03B1; U11-E01C; V04-K;
V04-Q02A;

SECONDARY-ACC-NO:

Non-CPI Secondary Accession Numbers: N1997-251837

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-115910

(43) 公開日 平成9年(1997)5月2日

(51) IntCl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/321			H 0 1 L 21/92	6 0 2 N
H 0 1 R 33/76			H 0 1 R 33/76	
H 0 5 K 1/18			H 0 5 K 1/18	L

審査請求 未請求 請求項の数3 OL (全5頁)

(21) 出願番号 特願平7-266662

(22) 出願日 平成7年(1995)10月16日

(71) 出願人 000000295

沖電気工業株式会社

東京都港区虎ノ門1丁目7番12号

(72) 発明者 長谷川 健二

東京都港区虎ノ門1丁目7番12号 沖電気
工業株式会社内

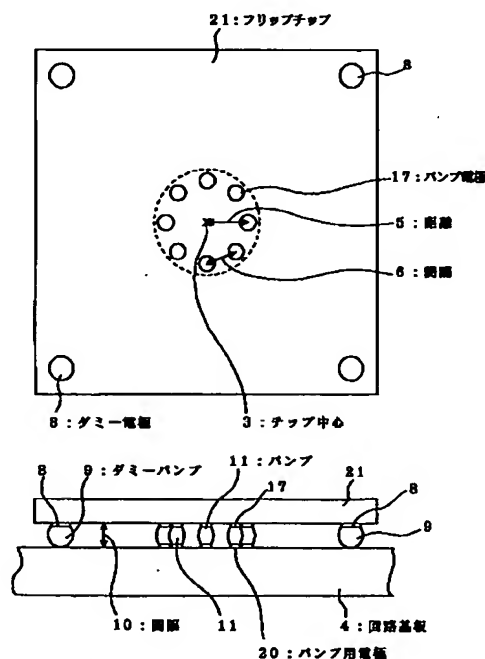
(74) 代理人 弁理士 佐々木 宗治 (外3名)

(54) 【発明の名称】 フリップチップの接続構造

(57) 【要約】

【課題】 フリップチップ接続におけるチップの傾きを防止し、バンプ接続の長寿命化を得る。

【解決手段】 半導体チップの中心からバンプ電極17の配置位置までの距離がチップサイズに対して比較的小さいバンプ電極を有し、このバンプ電極上に形成されたバンプ11を介して半導体チップを回路基板4に電気的に接続するフリップチップの接続構造において、フリップチップ21と回路基板4との間隔10を規制すると共に、フリップチップ及び回路基板のいずれか一方の側とは機械的な接続がなく、かつフリップチップ及び回路基板の間に電気的接続機能を持たないダミーバンプ9をフリップチップの四隅に4個設けたもの。



本発明によるフリップチップの接続構造

【特許請求の範囲】

【請求項1】 半導体チップの中心からバンパ電極の配置位置までの距離がチップサイズに対して比較的小さい前記バンパ電極を有し、このバンパ電極上に形成されたバンパを介して前記半導体チップを回路基板に電氣的に接続するフリップチップの接続構造において、前記フリップチップと前記回路基板との接続間隔を規制すると共に、前記フリップチップ及び前記回路基板のいずれか一方の側とは機械的な接続がなく、かつ前記フリップチップ及び前記回路基板の間に電氣的接続機能を持たないダミーバンパを前記フリップチップの周辺部又は前記回路基板の前記フリップチップの周辺部相当位置に少なくとも3個設けたことを特徴とするフリップチップの接続構造。

【請求項2】 前記ダミーバンパは前記フリップチップの四隅近傍の対称位置にそれぞれ1個宛設けられていることを特徴とする請求項1記載のフリップチップの接続構造。

* 【請求項3】 前記請求項2のダミーバンパの代わりに、前記回路基板の前記フリップチップの周辺部の四隅相当位置にそれぞれ1個宛前記ダミーバンパが設けられていることを特徴とする請求項1又は請求項2記載のフリップチップの接続構造。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明はフリップチップの接続構造に関し、詳しくはフリップチップ方式により回路基板にフリップチップを実装する場合のフリップチップの接続構造に関するものである。

【0002】

【従来の技術】この種のフリップチップの接続構造に関する技術すなわちフリップチップ（パッキング等をしていないままの完成ICチップ）を回路基板等へ直接半田接続する接続技術に関しては、下記の文献に開示されたものがある。

(1) 特開昭55-163852号公報

…文献1

(2) 「IC・LSIの微細はんだ接続技術」、日本金属学会会報、第23巻第12号、(1984)、pp1004～。

…文献2

(3) 「フリップチップIC接続部の信頼性設計」、標準化と品質管理、Vol. 44、(1991)、pp8～。

…文献3

【0003】従来技術の中でも、当初のフリップチップの接続構造は、上述の文献2に示されているが、図2に示したように、フリップチップ1の周辺に沿ってその外周近傍に電極2が配置されたものとなっていた。一例として図2のように、長方形のチップ1に8個の電極2を配設した場合、チップ1のチップ中心（例えば重心位置）3から電極2までの距離O（オー）、P、Qは、互いに異なったものであり、かつ電極2相互間の距離R（横）、S（縦）も異なったものであるのが一般であった。そして、各電極2上には、後述するように、半田によるバンパが形成され、回路基板とのリフロー方式によるバンパ接続がなされていた。

【0004】図2の配置構造に対して、各バンパに加わる歪量を均一化し、かつバンパの接続寿命のバラツキを無くす目的で考案されたのが、図3に示す現在使用されている従来方式の電極配置構造である。この場合、長方形の回路基板1aは、短辺wと長辺l（エル）の寸法は図2のそれと同じであるが、全ての電極2をチップ中心3からの距離5を全て等しくするように円形に配置し、かつ電極2間の間隔6を全て等間隔にしていた。なお、w×lはフリップチップ1aの面積を示しているが、これは回路規模とプロセス設計基準から制約される最小チップサイズであり、重要な因子となっている。

【0005】そして、図4は図3のフリップチップ1aを回路基板4にバンパ接続した状態を示す側面図であり、電極2と回路基板4の電極4aとの間にバンパ7が形成されて、フリップチップ1aと回路基板4の間に間隔50

※隔10をもってバンパ接続（半田バンパ7による半田接続）されていることが示されている。ここで、間隔10は全面的に等しくなる（フリップチップ1aと回路基板4とが平行になる）ことを意図してバンパ接続がなされている。

【0006】なお、上述の文献3にも見られるように、上述のような従来のフリップチップに対して、チップサイズL（縦軸：チップ中心からバンパ中心の距離）と寿命Nf（横軸：任意単位の試験サイクル数）との間には、図5に示す関係があることが知られており、チップサイズLが大きくなる程、寿命が小さくなることが、信頼性設計におけるトラブル解析の結果として知られている。

【0007】しかしながら、実際にはバンパ電極の配置サイズ（図3の点線円形内のサイズ）に対してチップサイズLを大きくして、ICの単位フリップチップ当たりの集積度を高める傾向が多くなっている。例えば図6に示すように、チップサイズw×lを図3の場合より大きくしたフリップチップが使用されている。なお、図6の下側図は、フリップチップ1b（図6の上側図参照）を回路基板4にバンパ接続した場合の正常な状態を示す側面図である。ここで、フリップチップ1bの部品符号以外は図3の符号と同じ部品符号を付して、その説明を省略する。

【0008】

【発明が解決しようとする課題】しかしながら、上述のような従来のフリップチップの接続構造、中でもバンパ

電極配置では、図6の場合のように、チップ中心からバンパ電極までの距離に対してチップサイズが大きすぎる場合、図7に示したように、チップ1bが回路基板4に対して傾いて搭載されるようになるので、間隔10の違いが発生し、その高さの違いによってバンパの歪量がバラツクことにより、バンパ接続寿命にバラツキが生ずるという問題点があった。この問題点は、図5の寿命特性説明図によっても予測されたことであるが、チップサイズが大きくなっても、バンパ接続寿命の大きいフリップチップの接続構造の確立が要望されていた。

【0009】

【課題を解決するための手段】本発明に係るフリップチップの接続構造は、半導体チップの中心からバンパ電極の配置位置までの距離がチップサイズに対して比較的小さいバンパ電極を有し、このバンパ電極上に形成されたバンパを介して半導体チップを回路基板に電気的に接続するフリップチップの接続構造において、フリップチップと回路基板との接続間隔を規制すると共に、フリップチップ及び回路基板のいずれか一方の側とは機械的な接続がなく、かつフリップチップ及び回路基板の間に電気的接続機能を持たないダミーバンパをフリップチップの周辺部又は回路基板のフリップチップの周辺部相当位置に少なくとも3個設けたものである。この場合、ダミーバンパはフリップチップの四隅近傍の対称位置又は前記フリップチップの周辺部の四隅相当位置にそれぞれ1個宛設けられているものが、構造の簡易性、形成性からみて好適である。

【0010】

【発明の実施の形態】図1は本発明によるフリップチップの接続構造の一実施形態を示す模式図であり、上図はフリップチップのバンパ配設前の形状を示す平面図、下図は回路基板とのバンパ接続を示す断面図である。本実施形態においては、図1の上図の中央部に示した点線円形内がバンパ電極の配置サイズ（前述の図6の点線円形内のサイズに相当）であり、このバンパ電極の配置サイズ、チップサイズLは図6で説明した従来のフリップチップ1bとはほぼ同じサイズのフリップチップについて説明する。

【0011】図1の上図に示すフリップチップ21において、バンパ電極の配置サイズ内に配置され、フリップチップ21と回路基板4との電気的接続を必要とするバンパ電極17は、チップ中心3からの距離5は全て等しく、さらに相隣るバンパ電極間の距離6が全て一定にな

$$\Delta e = (1 \times \Delta \alpha \times \Delta T) / h$$

ここで、1（エル）：チップ中心からの最大距離

$\Delta \alpha$: 部材の熱膨張率差

ΔT : 熱衝撃の温度差

従って、フリップチップ21が仮に傾いて搭載された場合バンパ高さhが変わるので、チップ中心3からバンパ11までの距離5が同じであっても、バンパ11に加わる

るように配置されている。また、フリップチップ21には、その四隅近傍の相互に対称な位置にチップ内の回路とは電気的接続がされていないダミー電極8が配設されている。そして、図1の下図に見られるように、フリップチップ21が所定位置に取り付けられる回路基板4のダミー電極8に対向する位置には、ダミー電極8のようなバンパ材が取り付け容易な電極類は形成されていないようになっている。また、回路基板4のバンパ電極17に対向する位置には、回路基板4の所定回路（図示せず）と電気的に接続するバンパ用電極20が設けられている。

【0012】図1の特に下図に見られるように、本実施形態によるフリップチップの接続構造は、回路基板4とフリップチップ21とが、バンパ電極17とバンパ用電極20との間に設けられたバンパ11を介して電気的に接続されている。また同時に、ダミー電極8に設けられたダミーバンパ9は、いま述べたバンパ11と同様であるが、回路基板4とフリップチップ21との間隔10を正確に保つような恰もスペーサの役目をもって形設されている。

【0013】この場合、バンパ接続を行う前の段階で、回路基板4とフリップチップ21とを電気的に接続するバンパ11と同じ材料（例えば、半田ペースト）を、バンパ11の形成と同時にダミー電極8に供給し、ダミーバンパ9を形成する。そして、ダミーバンパ9を形成するためのバンパ材料の供給量は、バンパ11の形成のための供給量と同量である必要はないが、四隅のダミーバンパ9の各バンパ材量は、全て同量とすることが重要である。

【0014】バンパ11及びダミーバンパ9は、電気的接続に必要なバンパ11とフリップチップ21の傾きを防止するために設けたダミーバンパ9とを形成するためのバンパ材料を、フリップチップ21のそれぞれバンパ電極17とダミー電極8とに供給し、回路基板4の所定位置に載置した後、熔融した後冷却して硬化させる等の方法によって形成される。この時、ダミーバンパ9によって、フリップチップ21と回路基板4との間隔10が一定かつ平行に保たれるから、バンパ11が全て等しい高さになるよう形成される。

【0015】ここで、前述の文献3にも記載されているように、バンパ高さhと歪量 Δe との間には、次式に示す関係があることが知られている。

$$\dots (1) \text{ 式}$$

※歪量 Δe が異なってくることが分かる。上述の実施形態においては、フリップチップ21が、図7に示したように傾くことはなく、回路基板4と平行に搭載できるから、式(1)からも分かるように、バンパ11に加わる歪量を全て等しくすることができる。

【0016】また、ダミーバンパ9に接触する位置の回

5

路基板4にはバンパ用電極が設けられていないから、ダミーバンパ9と回路基板4とは固定されていないので、ダミーバンパ9には熱歪が加わらないようになっている。従って、熱衝撃によるダミーバンパ9の接続寿命はなくなり、電気的接続を必要とするバンパ11の歪の前述のような均衡を阻害することなく、ダミーバンパ9は間隔10を一定にすることにだけ有効に作用する。

【0017】なお、上述の実施形態では、フリップチップ側にのみその四隅にダミーバンパ用のダミー電極を設けて4個のダミーバンパを形成している場合について説明したが、逆に、対向する回路基板側にダミー電極を設けて4個のダミーバンパを形成し、フリップチップ側にダミー電極を設けないような構造の場合でも、同様の作用・効果が得られる。また、ダミーバンパの設置位置及び数は、上述のフリップチップの四隅に各1個の合計4個に限定されない。すなわち、フリップチップの周辺部近傍の可能な限り任意対称位置に、少なくとも3個のダミーバンパを形成したものであればよい。

【0018】

【発明の効果】以上のように本発明によれば、フリップチップと回路基板との接続間隔を規制すると共に、フリップチップ及び回路基板のいずれか一方の側とは機械的な接続がなく、かつフリップチップ及び回路基板の間に電気的接続機能を持たないダミーバンパをフリップチップの周辺部に少なくとも3個設けたフリップチップの接続構造としたので、本発明によるダミーバンパの存在により、フリップチップが回路基板に対して傾くことがなくなり、平行に搭載できるため、バンパに加わる歪量を全て等しくする効果がある。また、ダミーバンパは回路基板又はフリップチップのいずれかにしか固定されない

ので、ダミーバンパには熱歪が加わらず、熱衝撃によるダミーバンパの接続寿命はなくなり、電気的接続を必要

6

とするバンパの歪の均衡を阻害することなく、回路基板とフリップチップとの間隔を一定にして、傾くことがなくなる効果が得られる。

【図面の簡単な説明】

【図1】本発明によるフリップチップの接続構造の一実施形態を示す模式図である。

【図2】従来のフリップチップの電極配置と形状を示す模式説明図である。

【図3】従来の改良型フリップチップの電極配置と形状を示す模式説明図である。

【図4】図3のフリップチップの接続状態を示す側面図である。

【図5】一般のフリップチップのチップサイズと寿命Nf関係を示す特性線図である。

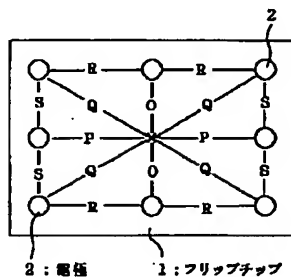
【図6】図3の場合よりチップサイズを大きくしたフリップチップの形状と接続状態を示す模式説明図である。

【図7】図6のフリップチップの接続の不都合状態を示す模式説明図である。

【符号の説明】

- 1, 1a, 1b, 21 フリップチップ
- 2, 4a 電極
- 3 チップ中心
- 4 回路基板
- 5 距離
- 6 間隔
- 7, 11 バンパ
- 8 ダミー電極
- 9 ダミーバンパ
- 10 間隔
- 17 バンパ電極
- 20 バンパ用電極

【図2】



従来のフリップチップの電極配置と形状

【図3】

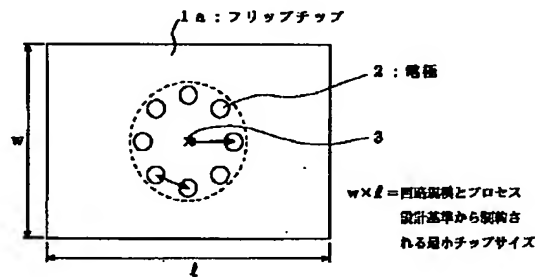
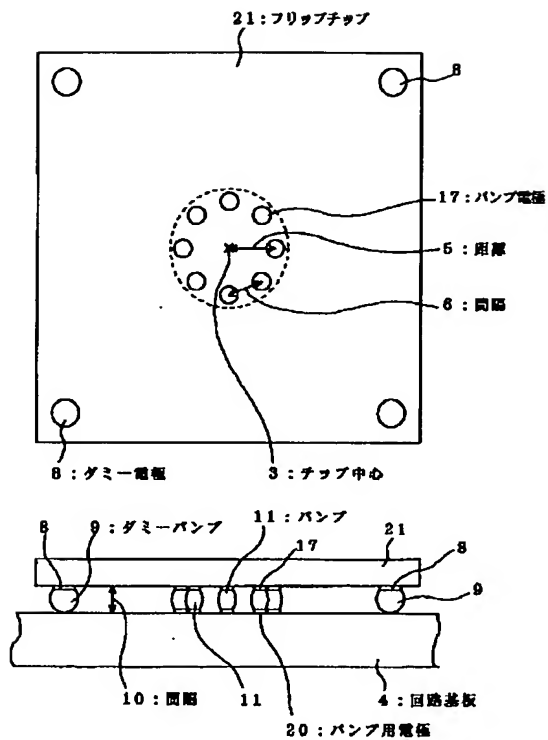


図2の改良型フリップチップの電極構造

【図1】



本発明によるフリップチップの接続構造

【図4】

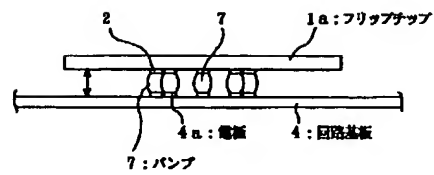


図3のフリップチップの接続状態図

【図7】

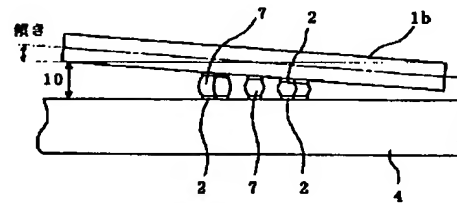
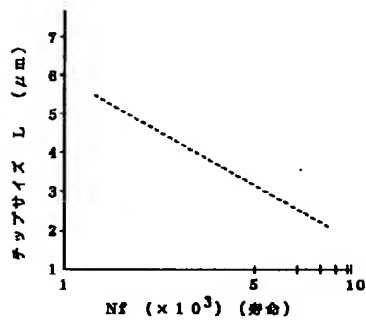


図6のフリップチップの接続不具合状態を示す図

【図5】



フリップチップのチップサイズと寿命との関係図

【図6】

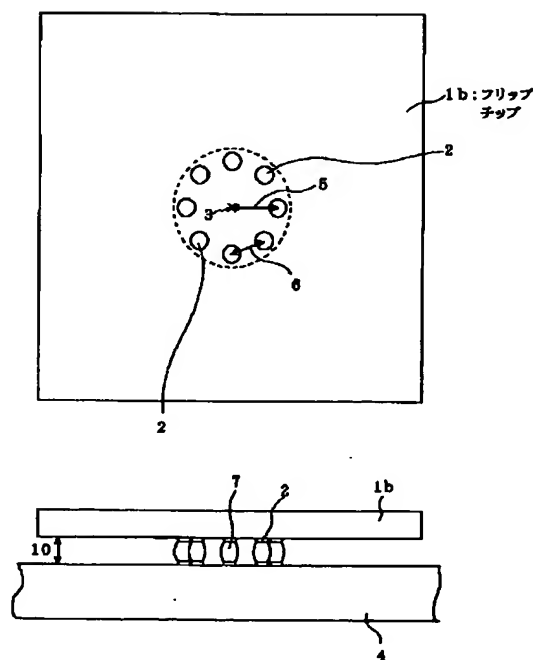


図3の場合よりチップサイズが大きいフリップチップ